

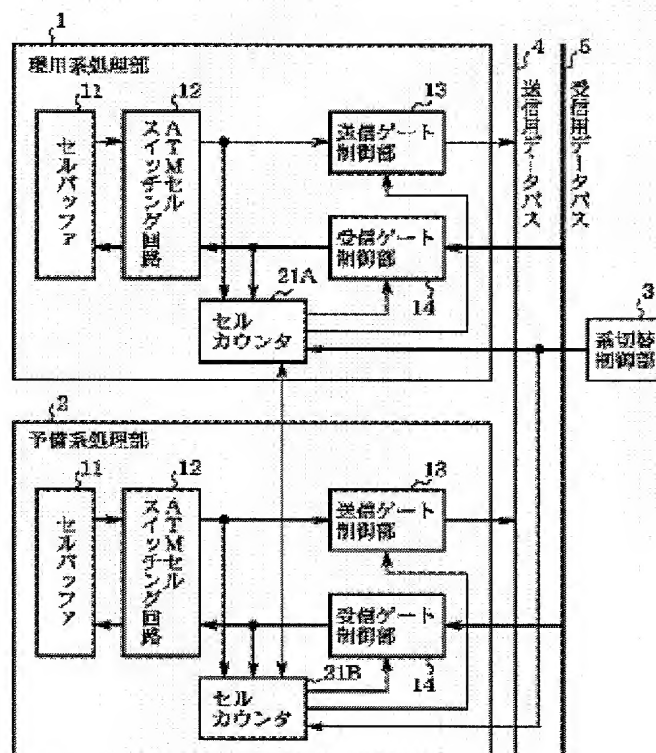
EXCHANGE DEVICE AND METHOD OF SYSTEM SWITCHING

Publication number: JP2001345812
 Publication date: 2001-12-14
 Inventor: NATORI HIDEO
 Applicant: MITSUBISHI ELECTRIC CORP
 Classification:
 - international: H04L12/28; H04L12/28; (IPC1-7): H04L12/28
 - European:
 Application number: JP20000160933 20000530
 Priority number(s): JP20000160933 20000530

Report a data error here

Abstract of JP2001345812

PROBLEM TO BE SOLVED: To solve the problem in the conventional exchange devices that data buffered in an active system processing part are abandoned, when cutting the line of transmitting/receiving by the active system processing part in the case of system switching. **SOLUTION:** When switching system, an active system processing part 1 stops receiving a cell, continuously transmits a buffered cell to be transmitted, counts the number of received cells and transmitted cells and counts the number of buffered cells. When switching system, however, a reserve system processing part 2 starts to receive a cell and starts transmitting cells, which are buffered in the reserve system processing part 2, to be transmitted after the counting value of cells, which are buffered in the active system processing part 1 to be transmitted becomes '0'.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-345812

(P2001-345812A)

(43) 公開日 平成13年12月14日 (2001. 12. 14)

(51) Int.Cl.⁷

H 0 4 L 12/28

識別記号

F I

H 0 4 L 11/20

テーマコード(参考)

D 5 K 0 3 0

C

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願2000-160933(P2000-160933)

(22) 出願日 平成12年5月30日(2000. 5. 30)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 名取 英男

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100066474

弁理士 田澤 博昭 (外1名)

Fターム(参考) 5K030 GA11 HA10 HB14 HB17 HB29

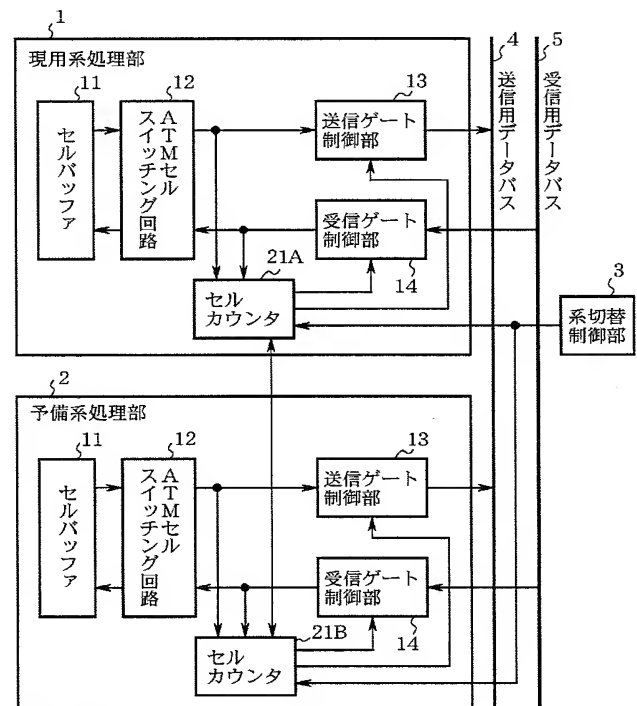
KA03 KA11 MD02

(54) 【発明の名称】 交換装置および系切替方法

(57) 【要約】

【課題】 系切替の場合において、現用系処理部が送受信の回線を切断する際に、現用系処理部にバッファリングされているデータが廃棄されていた。

【解決手段】 現用系処理部1では、系切替時に、セルの受信を停止するとともに、バッファリングされた送信すべきセルの送信を継続し、受信したセルおよび送信したセルの数をカウントしてバッファリングされているセルの数をカウントする。一方、予備系処理部2では、系切替時に、セルの受信を開始するとともに、現用系処理部1にバッファリングされている送信すべきセルのカウント値が0になった後、予備系処理部2にバッファリングされた送信すべきセルの送信を開始する。



【特許請求の範囲】

【請求項 1】 現用系処理部と、予備系処理部と、前記現用系処理部から前記予備系処理部へ処理を切り替える系切替制御部とを有する交換装置において、

前記現用系処理部は、第 1 のバッファと、前記系切替制御部による系切替時にセルまたはパケットの受信を停止する受信ゲート制御部と、前記系切替制御部による系切替時に、前記第 1 のバッファにバッファリングされた送信すべきセルまたはパケットの送信を継続する送信ゲート制御部と、前記受信ゲート処理部により受信されたセルまたはパケット並びに前記送信ゲート処理部により送信されるセルまたはパケットの数をカウントして第 1 のバッファにバッファリングされているセルをカウントするカウンタとを有し、

前記予備系処理部は、第 2 のバッファと、前記系切替制御部による系切替時にセルまたはパケットの受信を開始する受信ゲート制御部と、前記系切替制御部による系切替時に前記現用系処理部のカウンタのカウント値が 0 になった後、前記第 2 のバッファにバッファリングされた送信すべきセルまたはパケットの送信を開始する送信ゲート制御部とを有することを特徴とする交換装置。

【請求項 2】 系切替制御部による系切替開始時からの時間を計測するタイマを備え、

現用系処理部の送信ゲート制御部は、前記タイマの値が所定の値になると、送信すべきセルまたはパケットの送信を停止し、

予備系処理部の送信ゲート制御部は、前記タイマの値が所定の値になると、送信すべきセルまたはパケットの送信を開始することを特徴とする請求項 1 記載の交換装置。

【請求項 3】 ヘッダ内容が所定の内容であるセルまたはパケットのみを前記送信すべきセルまたはパケットとすることを特徴とする請求項 1 記載の交換装置。

【請求項 4】 CLP ビットが所定の値であるセルのみを前記送信すべきセルとすることを特徴とする請求項 3 記載の交換装置。

【請求項 5】 VPI が所定の値であるセルのみを前記送信すべきセルとすることを特徴とする請求項 3 記載の交換装置。

【請求項 6】 VCI が所定の値であるセルのみを前記送信すべきセルとすることを特徴とする請求項 3 記載の交換装置。

【請求項 7】 VPI および VCI がそれぞれ所定の値であるセルのみを前記送信すべきセルとすることを特徴とする請求項 3 記載の交換装置。

【請求項 8】 系切替制御部により現用系処理部から予備系処理部へ処理を切り替える系切替方法において、前記現用系処理部では、前記系切替制御部による系切替時に、セルまたはパケットの受信を停止するとともに、バッファリングされた送信すべきセルまたはパケットの

送信を継続し、受信したセルまたはパケット並びに送信したセルまたはパケットの数をカウントしてバッファリングされているセルの数をカウントし、

前記予備系処理部では、前記系切替制御部による系切替時に、セルまたはパケットの受信を開始するとともに、前記現用系処理部にバッファリングされている送信すべきセルまたはパケットのカウント値が 0 になった後、前記予備系処理部にバッファリングされた送信すべきセルまたはパケットの送信を開始することを特徴とする系切替方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、例えば通信ネットワークに使用される ATM (Asynchronous Transfer Mode) 交換装置に適用され、系切替制御部により現用系処理部から予備系処理部へ処理を切り替える交換装置および系切替方法に関するものである。

【0002】

【従来の技術】図 5 は、ATM セルのスイッチング回路を二重化した従来の交換装置の構成を示すブロック図である。図において、101 は受信用データバス 5 を介して ATM セルを受信し、送信用データバス 4 を介して ATM セルを送信する現用系処理部であり、102 は受信用データバス 5 を介して ATM セルを受信し、送信用データバス 4 を介して ATM セルを送信する予備系処理部であり、3 は現用系処理部 101 から予備系処理部 102 へ処理を切り替える系切替制御部である。

【0003】現用系処理部 101 において、11 は ATM セルを一時的に記憶するセルバッファであり、12 は ATM セルの交換を実行する ATM セルスイッチング回路であり、13 A は現用系の送信用の制御信号およびデータについてのゲート制御を実行する送信ゲート制御部であり、14 A は現用系の受信用の制御信号およびデータについてのゲート制御を実行する受信ゲート制御部である。

【0004】予備系処理部 102 において、11 は ATM セルを一時的に記憶するセルバッファであり、12 は ATM セルの交換を実行する ATM セルスイッチング回路であり、13 B は予備系の送信用の制御信号およびデータについてのゲート制御を実行する送信ゲート制御部であり、14 B は予備系の受信用の制御信号およびデータについてのゲート制御を実行する受信ゲート制御部である。

【0005】次に動作について説明する。通常動作時においては、現用系処理部 101 の受信ゲート制御部 14 A が受信用データバス 5 から ATM セルを受信し、ATM セルスイッチング回路 12 に供給する。ATM セルスイッチング回路 12 は、その ATM セルをセルバッファ 11 に一旦記憶してから他の VP (Virtual Path) や VC (Virtual Channel) の ATM セルとして送信ゲート制

御部 13A に供給する。送信ゲート制御部 13A は、その ATM セルを送信用データバス 4 に送出する。

【0006】そして、系切替制御部 3 より系切替指示があると、現用系処理部 101 の送信ゲート制御部 13A は、ATM セルススイッチング回路 12 から送信用データバス 4 へのデータおよび制御信号の回線を切断し、現用系処理部 101 の受信ゲート制御部 14A は、受信用データバス 5 から ATM セルススイッチング回路 12 へのデータおよび制御信号の回線を切断する。

【0007】一方、予備系処理部 102 の送信ゲート制御部 13B は、ATM セルススイッチング回路 12 から送信用データバス 4 へのデータおよび制御信号の回線を接続し、予備系処理部 102 の受信ゲート制御部 14B は、受信用データバス 5 から ATM セルススイッチング回路 12 へのデータおよび制御信号の回線を接続する。

【0008】このようにして、二重化された従来の交換装置において系切替が実行される。なお、その他、従来の交換装置としては例えば特開平 6-6372 号公報に記載のものがある。

【0009】

【発明が解決しようとする課題】従来の交換装置は以上のように構成されているので、系切替の場合において、現用系処理部 101 が送受信のデータおよび制御信号の回線を切断する際に、現用系処理部 101 のセルバッファ 11 にバッファリングされているデータが廃棄されてしまい、ビットエラーが発生して例えば音声データといったリアルタイム性を要求されるデータ伝送の品質が低下してしまう（音声データの場合、雑音や音飛びが発生してしまう）などの課題があった。

【0010】この発明は上記のような課題を解決するためになされたもので、現用系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を停止するとともに、バッファリングされた送信すべきセルまたはパケットの送信を継続し、受信したセルまたはパケット並びに送信したセルまたはパケットの数をカウントしてバッファリングされているセルの数をカウントし、予備系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を開始するとともに、現用系処理部にバッファリングされている送信すべきセルまたはパケットのカウント値が 0 になった後、予備系処理部にバッファリングされた送信すべきセルまたはパケットの送信を開始するようにして、系切替の場合にバッファにバッファリングされたデータが廃棄されることを抑制することができる交換装置および系切替方法を得ることを目的とする。

【0011】

【課題を解決するための手段】この発明に係る交換装置は、第 1 のバッファと、系切替制御部による系切替時にセルまたはパケットの受信を停止する受信ゲート制御部と、系切替制御部による系切替時に、第 1 のバッファに

バッファリングされた送信すべきセルまたはパケットの送信を継続する送信ゲート制御部と、受信ゲート処理部により受信されたセルまたはパケット並びに送信ゲート処理部により送信されるセルまたはパケットの数をカウントして第 1 のバッファにバッファリングされている正味のセルをカウントするカウンタとを現用系処理部に有し、第 2 のバッファと、系切替制御部による系切替時にセルまたはパケットの受信を開始する受信ゲート制御部と、系切替制御部による系切替時に現用系処理部のカウンタのカウント値が 0 になった後、第 2 のバッファにバッファリングされた送信すべきセルまたはパケットの送信を開始する送信ゲート制御部とを予備系処理部に有するものである。

【0012】この発明に係る交換装置は、系切替制御部による系切替開始時からの時間を計測するタイマを備え、タイマの値が所定の値になると、現用系処理部の送信ゲート制御部が送信すべきセルまたはパケットの送信を停止し、予備系処理部の送信ゲート制御部が送信すべきセルまたはパケットの送信を開始するものである。

【0013】この発明に係る交換装置は、ヘッダ内容が所定の内容であるセルまたはパケットのみを前記送信すべきセルまたはパケットとするものである。

【0014】この発明に係る交換装置は、CLP ビットが所定の値であるセルのみを前記送信すべきセルとするものである。

【0015】この発明に係る交換装置は、VPI が所定の値であるセルのみを前記送信すべきセルとするものである。

【0016】この発明に係る交換装置は、VCI が所定の値であるセルのみを前記送信すべきセルとするものである。

【0017】この発明に係る交換装置は、VPI および VCI がそれぞれ所定の値であるセルのみを前記送信すべきセルとするものである。

【0018】この発明に係る系切替方法は、現用系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を停止するとともに、バッファリングされた送信すべきセルまたはパケットの送信を継続し、受信したセルまたはパケット並びに送信したセルまたはパケットの数をカウントしてバッファリングされているセルの数をカウントし、予備系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を開始するとともに、現用系処理部にバッファリングされている送信すべきセルまたはパケットのカウント値が 0 になった後、予備系処理部にバッファリングされた送信すべきセルまたはパケットの送信を開始するものである。

【0019】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態 1. 図 1 はこの発明の実施の形態 1 による交

換装置の構成を示すブロック図である。図において、1は受信用データバス5を介してATMセルを受信し、送信用データバス4を介してATMセルを送信する現用系処理部であり、2は受信用データバス5を介してATMセルを受信し、送信用データバス4を介してATMセルを送信する予備系処理部であり、3は現用系処理部1から予備系処理部2へ処理を切り替える系切替制御部である。

【0020】現用系処理部1において、11はATMセルを一時的に記憶するセルバッファ（第1のバッファ）であり、12はATMセルの交換を実行するATMセルスイッチング回路であり、13は現用系の送信用の制御信号およびデータについてのゲート制御を実行する送信ゲート制御部であり、14は現用系の受信用の制御信号およびデータについてのゲート制御を実行する受信ゲート制御部であり、21Aは、受信ゲート制御部14により受信されたセルおよび送信ゲート制御部13により送信されたセルをカウントしてセルバッファ11にバッファリングされているセルをカウントし、系切替制御部3より系切替指示を受け取ると、受信ゲート制御部14によるセルの受信を停止させ、かつ、セルバッファ11にバッファリングされた送信すべきセルの送信ゲート制御部13による送信を継続させるセルカウンタ（カウンタ）である。

【0021】予備系処理部2において、11はATMセルを一時的に記憶するセルバッファ（第2のバッファ）であり、12はATMセルの交換を実行するATMセルスイッチング回路であり、13は予備系の送信用の制御信号およびデータについてのゲート制御を実行する送信ゲート制御部であり、14は予備系の受信用の制御信号およびデータについてのゲート制御を実行する受信ゲート制御部であり、21Bは、受信ゲート制御部14により受信されたセルおよび送信ゲート制御部13により送信されたセルをカウントしてセルバッファ11にバッファリングされているセルをカウントし、系切替制御部3より系切替指示を受け取ると、受信ゲート制御部14によるセルの受信を開始させ、かつ、現用系処理部1のセルバッファ11にバッファリングされた送信すべきセルがなくなった後に、予備系処理部2のセルバッファ11にバッファリングされた送信すべきセルの送信ゲート制御部13による送信を開始させるセルカウンタ（カウンタ）である。

【0022】次に動作について説明する。通常動作時においては、現用系処理部1の受信ゲート制御部14が受信用データバス5を介してATMセルを受信し、ATMセルスイッチング回路12に供給する。ATMセルスイッチング回路12は、そのATMセルをセルバッファ11に一旦記憶してから他のVPやVCのATMセルとして送信ゲート制御部13に供給する。送信ゲート制御部13は、そのATMセルを送信用データバス4に送出す

る。

【0023】このとき、セルカウンタ21Aは、受信ゲート制御部14により受信されたセルおよび送信ゲート制御部13により送信されたセルをカウントしてセルバッファ11にバッファリングされているセルをカウントする。すなわち、現用系処理部1がセルを受信した場合、セルカウンタ21Aはカウントアップし、現用系処理部1がセルを送信した場合、セルカウンタ21Aはカウントダウンする。このようにして、セルカウンタ21Aは、セルバッファ11にバッファリングされているセルをカウントする。なお、セルの有無は、一般的にセルの先頭を示す制御信号が送受信の際に使用されるのでこの制御信号をモニタすればよい。このような制御信号としては、例えば、ATMフォーラム標準のUTOPIA (Universal Test and Operations PHYinterface for ATM) 方式におけるTxSOC、RxSOCなどがある。

【0024】そして、系切替制御部3より系切替指示があると、予備系処理部2のセルカウンタ21Bは、送受信セルのカウントを開始するとともに、受信ゲート制御部14に、受信用データバス5からのセルの受信を開始させ、受信用データバス5からATMセルスイッチング回路12への受信用の制御信号およびデータの回線を接続させる。

【0025】一方、現用系処理部1のセルカウンタ21Aは、系切替制御部3より系切替指示があると、受信ゲート制御部14に、現在受信中のセルの受信が完了した時点でセルの受信を停止させ、受信用データバス5からATMセルスイッチング回路12への受信用の制御信号およびデータの回線を切断させる。

【0026】この時点では、現用系処理部1はセルの送信のみを実行し、予備系処理部2はセルの受信のみを実行している。したがって、この時点では、現用系処理部1のセルカウンタ21Aの動作はカウントダウンのみになり、予備系処理部2のセルカウンタ21Bの動作はカウントアップのみになる。

【0027】その後、現用系処理部1のセルカウンタ21Aのカウント値が0になった時点で、セルカウンタ21Aは、その旨を予備系処理部2のセルカウンタ21Bに通知するとともに、現用系処理部1の送信ゲート制御部13に、ATMセルスイッチング回路12から送信用データバス4への送信用の制御信号およびデータの回線を切断させる。そして、予備系処理部2のセルカウンタ21Bは、その旨の通知を受け取ると、予備系処理部2の送信ゲート制御部13に、セルの送信を開始させ、ATMセルスイッチング回路12から送信用データバス4への送信用の制御信号およびデータの回線を接続させる。

【0028】なお、現用系処理部1から送信用データバス4への送信トラフィックよりも受信用データバス5から予備系処理部2への受信トラフィックが極端に多い場合、

現用系処理部1にバッファリングされたセルの送信が完了するまでの期間に、予備系処理部2でセル廃棄が発生する可能性がある。この場合、現用系処理部1のセルバッファ11にバッファリングされているセルの数より予備系処理部2で廃棄されるセルの数が多い可能性が高いので、予備系処理部2のセルカウンタ21Bは、予備系処理部2にバッファリングされているセルの数が所定の許容値を超えたときに、その旨を現用系処理部1のセルカウンタ21Aに通知するとともに、ATMセルスイッチング回路12から送信用データバス4への回線を接続させ、現用系処理部1のセルカウンタ21Aは、その旨の通知を受け取ると、送信ゲート制御部13に、ATMセルスイッチング回路12から送信用データバス4への回線を切断させるようにして、系切替を完了する。

【0029】以上のように、この実施の形態1によれば、現用系処理部1では、系切替制御部3による系切替時に、セルの受信を停止するとともに、バッファリングされた送信すべきセルの送信を継続し、受信したセルおよび送信したセルの数をカウントしてバッファリングされているセルの数をカウントし、予備系処理部2では、系切替制御部3による系切替時に、セルの受信を開始するとともに、現用系処理部1にバッファリングされている送信すべきセルのカウント値が0になった後、予備系処理部2にバッファリングされた送信すべきセルの送信を開始するようにしたので、二重化されたATMセルスイッチング回路の系切替の場合にバッファリングされたデータが廃棄されることを抑制することができ、例えば音声データの場合には、雑音や音飛びの発生を抑制することができるという効果が得られる。

【0030】また、系切替の際に回線障害などの理由によりATMセルスイッチング回路からの送信スループットが低下した際に、装置全体として廃棄するセルの数を低減することができるという効果が得られる。

【0031】さらに、この実施の形態1によれば、ATMセルスイッチング回路として汎用のLSIなどを使用することができ、安価に装置を製造することができるという効果が得られる。

【0032】実施の形態2. 図2はこの発明の実施の形態2による交換装置の構成を示すブロック図である。図において、22は系切替制御部3による系切替開始時からの時間を計測する系切替タイマ(タイマ)である。なお、図2におけるその他の構成要素については実施の形態1によるものと同様であるので、その説明を省略する。

【0033】次に動作について説明する。現用系処理部1のセルカウンタ21Aは、系切替タイマ22の値が所定の値になると、送信ゲート制御部13に、セルの送信を停止させる。

【0034】一方、予備系処理部2のセルカウンタ21Bは、系切替タイマ22の値が所定の値になると、送信

ゲート制御部13に、セルの送信を開始させる。

【0035】なお、その他の動作については実施の形態1によるものと同様であるので、その説明を省略する。

【0036】以上のように、この実施の形態2によれば、系切替制御部3による系切替開始時から所定の時間が経過した場合に系切替を強制的に実行するので、回線障害などの何らかの原因により現用系処理部1のセル送信が行われず、予備系処理部2のセル送信が開始されない場合にも、強制的に系切替がなされ、良好に系切替が実行され、結果的に、廃棄するセルの数を低減することができるという効果が得られる。

【0037】実施の形態3. 図3はこの発明の実施の形態3による交換装置の構成を示すブロック図である。図において、31は送信するセルおよび受信したセルのヘッダ内容を調べ、所定のフィールドの値が所定の値であるか否かを判断するヘッダ検出部である。なお、図3におけるその他の構成要素については実施の形態1によるものと同様であるので、その説明を省略する。

【0038】次に動作について説明する。現用系処理部1のヘッダ検出部31は、送信するセルおよび受信したセルのヘッダ内容を調べ、CLP(Cell Loss Priority)ビットの値が0であるか否かを判断する。現用系処理部1のセルカウンタ21Aは、ヘッダ検出部31によりCLPビットの値が0であると判断されたセル(すなわち優先度の高いセル)のみをカウントする。

【0039】そして、現用系処理部1のセルカウンタ21Aは、系切替制御部3からの系切替指示を受け取ると、バッファリングされているCLPビットの0であるセルがなくなった時点で、その旨を予備系処理部2のセルカウンタ21Bに通知するとともに、送信ゲート制御部13に、ATMセルスイッチング回路12から送信用データバス4への送信用の制御信号および主データの回線を切断させる。なお、バッファリングされているCLPビットの1であるセルは、切断後、廃棄するようにしてもよい。

【0040】そして、予備系処理部2のセルカウンタ21Bは、その旨の通知を受け取ると、送信ゲート制御部13に、セルの送信を開始させ、ATMセルスイッチング回路12から送信用データバス4への送信用の制御信号および主データの回線を接続させる。

【0041】なお、その他の動作については実施の形態1によるものと同様であるので、その説明を省略する。

【0042】以上のように、この実施の形態3によれば、現用系処理部1では、系切替制御部3による系切替時に、ヘッダ内容が所定の内容であるセルのみの送信を継続し、予備系処理部2では、系切替制御部3による系切替時に、現用系処理部1にバッファリングされたそのセルがなくなった後、予備系処理部2にバッファリングされたセルの送信を開始するようにしたので、所定の種類のセルの廃棄のみを抑制し、系切替に要する時間を短

縮することができるという効果が得られる。

【0043】また、この実施の形態3によれば、現用系処理部1では、系切替制御部3による系切替時に、ヘッダのCLPビットが0であるセルのみの送信を継続し、予備系処理部2では、系切替制御部3による系切替時に、現用系処理部1にバッファリングされたそのセルがなくなった後、予備系処理部2にバッファリングされたセルの送信を開始するようにしたので、優先度の高いセルの廃棄のみを抑制し、系切替に要する時間を短縮することができるという効果が得られる。

【0044】実施の形態4。図4はこの発明の実施の形態4による交換装置の構成を示すブロック図である。図において、32は、系切替時に廃棄しないよう優先するセルの種類を格納する優先セルテーブルである。なお、図4におけるその他の構成要素については実施の形態3によるものと同様であるので、その説明を省略する。

【0045】次に動作について説明する。ヘッダ検出部31は、セルヘッダにおけるVP I (Virtual Path Identifier)を検出し、そのVP I値が優先セルテーブル32に登録されているか否かを判断する。そしてセルカウンタ21Aおよびセルカウンタ21Bは、そのVP I値が優先セルテーブル32に登録されているセルのみをカウントする。

【0046】なお、その他の動作については実施の形態3によるものと同様であるので、その説明を省略する。

【0047】以上のように、この実施の形態4によれば、系切替制御部3による系切替時に、ヘッダのVP Iが所定の値であるセルのみの送信を継続し、予備系処理部2では、系切替制御部3による系切替時に、現用系処理部1にバッファリングされたそのセルがなくなった後、予備系処理部2にバッファリングされたセルの送信を開始するようにしたので、例えば図示せぬ他の装置がCLPビットによる優先度を変更した場合でもCLPビットの値の変更に拘わらず、系切替時に、優先セルテーブル32に登録されたVP Iのセルのみの廃棄が抑制され、系切替に要する時間を短縮することができるという効果が得られる。

【0048】実施の形態5。この発明の実施の形態5による交換装置は、系切替制御部3による系切替時に、ヘッダのVCI (Virtual Channel Identifier)が所定の値であるセルのみの送信を継続し、予備系処理部2では、系切替制御部3による系切替時に、現用系処理部1にバッファリングされたそのセルがなくなった後、予備系処理部2にバッファリングされたセルの送信を開始するようにしたものである。すなわち、実施の形態4における所定のVP Iのセルの代わりに優先セルテーブル32に所定のVCIを登録しておき、所定のVCIのセルをヘッダ検出部31により検出して、VCIに基づいて系切替時に廃棄するセルの優先度を決定する。

【0049】以上のように、この実施の形態5によ

ば、系切替制御部3による系切替時に、ヘッダのVCIが所定の値であるセルのみの送信を継続し、予備系処理部2では、系切替制御部3による系切替時に、現用系処理部1にバッファリングされたそのセルがなくなった後、予備系処理部2にバッファリングされたセルの送信を開始するようにしたので、例えば図示せぬ他の装置がCLPビットによる優先度を変更した場合でもCLPビットの値の変更に拘わらず、系切替時に、優先セルテーブル32に登録されたVCIのセルのみの廃棄が抑制され、系切替に要する時間を短縮することができるという効果が得られる。

【0050】実施の形態6。この発明の実施の形態6による交換装置は、実施の形態4および実施の形態5によるヘッダ検出部31の動作を組み合わせ、所定のVP Iであり、かつ所定のVCIであるセルを検出し、系切替時に廃棄するセルの優先度をVP IとVCIの組み合わせで決定するようにしたものである。

【0051】以上のように、この実施の形態6によれば、系切替時に廃棄する優先度をVP IとVCIの組み合わせで決定するようにしたので、系切替時に廃棄するセルの優先度をより詳細に決定することができるという効果が得られる。

【0052】なお、上記実施の形態では、ATM交換機のATMセルスイッチング回路の二重化について説明したが、IP交換機のIPパケット回路の二重化に本発明を適用することもできる。その場合、IPパケットのヘッダにおけるIPアドレス等を用いて廃棄の優先度を決定するようにすればよい。

【0053】また、上記実施の形態では、現用系処理部1と予備系処理部2とが同様に構成されているので、予備系処理部2から現用系処理部1への系切替も同様に実行することができる。

【0054】

【発明の効果】以上のように、この発明によれば、現用系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を停止するとともに、バッファリングされた送信すべきセルまたはパケットの送信を継続し、受信したセルまたはパケット並びに送信したセルまたはパケットの数をカウントしてバッファリングされている正味のセルの数をカウントし、予備系処理部では、系切替制御部による系切替時に、セルまたはパケットの受信を開始するとともに、現用系処理部にバッファリングされている送信すべきセルまたはパケットのカウント値が0になった後、予備系処理部にバッファリングされた送信すべきセルまたはパケットの送信を開始するようにしたので、二重化されたATMセルスイッチング回路やIPパケットスイッチング回路の系切替の場合にバッファリングされたデータが廃棄されることを抑制することができ、例えば音声データの場合には、雑音や音飛びの発生を抑制することができるという効果がある。

【0055】また、回線障害等の理由により、ATMセルスイッチング回路からの送信スループットが低下した際に、装置全体として廃棄するセルの数を低減することができるという効果が得られる。

【0056】この発明によれば、系切替制御部による系切替開始時からの時間を計測するタイマを備え、タイマの値が所定の値になると、現用系処理部の送信ゲート制御部が送信すべきセルまたはパケットの送信を停止し、予備系処理部の送信ゲート制御部が送信すべきセルまたはパケットの送信を開始するように構成したので、回線障害などの何らかの原因により現用系処理部のセル送信が行われず、予備系処理部のセル送信が開始されない場合にも、強制的に系切替がなされ、良好に系切替が実行され、結果的に、廃棄するセルの数を低減することができるという効果がある。

【0057】この発明によれば、ヘッダ内容が所定の内容であるセルまたはパケットのみを前記送信すべきセルまたはパケットとするように構成したので、所定の種類のセルの廃棄のみを抑制し、系切替に要する時間を短縮することができるという効果がある。

【0058】この発明によれば、CLPビットが所定の値であるセルのみを前記送信すべきセルとするように構成したので、優先度の高いセルの廃棄のみを抑制し、系切替に要する時間を短縮することができるという効果がある。

【0059】この発明によれば、VPIが所定の値であるセルのみを前記送信すべきセルとするように構成したので、例えば図示せぬ他の装置がCLPビットによる優先度を変更した場合でもCLPビットの値の変更に拘わらず、系切替時に所定のVPIのセルのみの廃棄が抑制され、系切替に要する時間を短縮することができるという効果がある。

う効果がある。

【0060】この発明によれば、VCIが所定の値であるセルのみを前記送信すべきセルとするように構成したので、例えば図示せぬ他の装置がCLPビットによる優先度を変更した場合でもCLPビットの値の変更に拘わらず、系切替時に所定のVCIのセルのみの廃棄が抑制され、系切替に要する時間を短縮することができるという効果がある。

【0061】この発明によれば、VPIおよびVCIがそれぞれ所定の値であるセルのみを前記送信すべきセルとするように構成したので、系切替時に廃棄するセルの優先度をより詳細に決定することができるという効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による交換装置の構成を示すブロック図である。

【図2】 この発明の実施の形態2による交換装置の構成を示すブロック図である。

【図3】 この発明の実施の形態3による交換装置の構成を示すブロック図である。

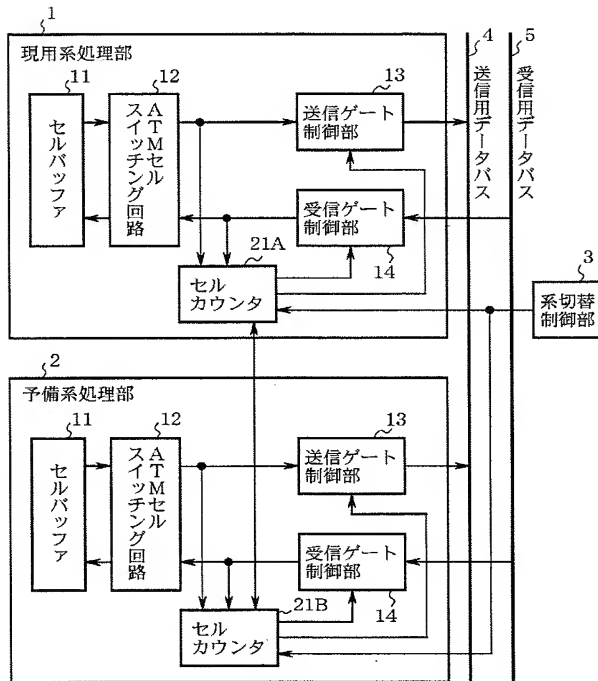
【図4】 この発明の実施の形態4による交換装置の構成を示すブロック図である。

【図5】 ATMセルの交換を二重化して実行する従来の交換装置の構成を示すブロック図である。

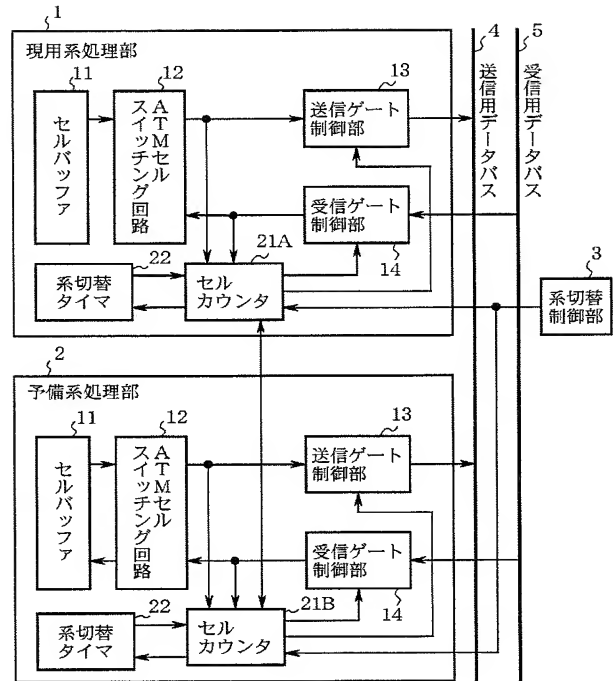
【符号の説明】

1 現用系処理部、2 予備系処理部、3 系切替制御部、11 セルバッファ（第1のバッファ、第2のバッファ）、13 送信ゲート制御部、14 受信ゲート制御部、21A、21B セルカウンタ（カウンタ）、22 系切替タイマ（タイマ）。

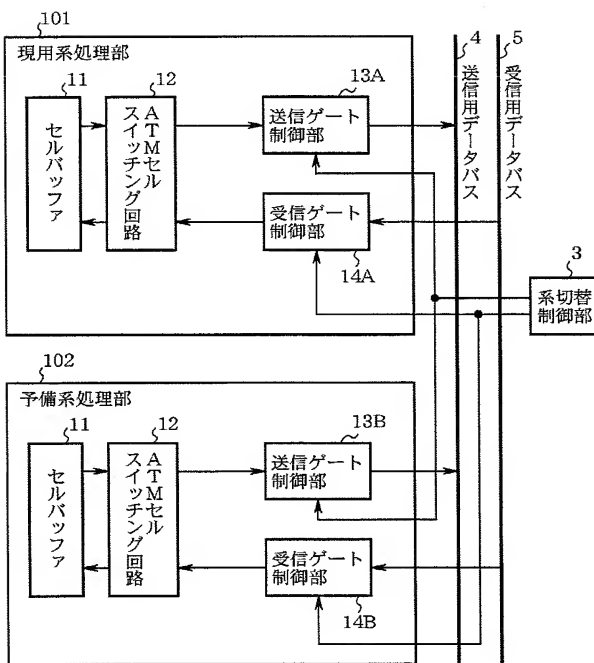
【図 1】



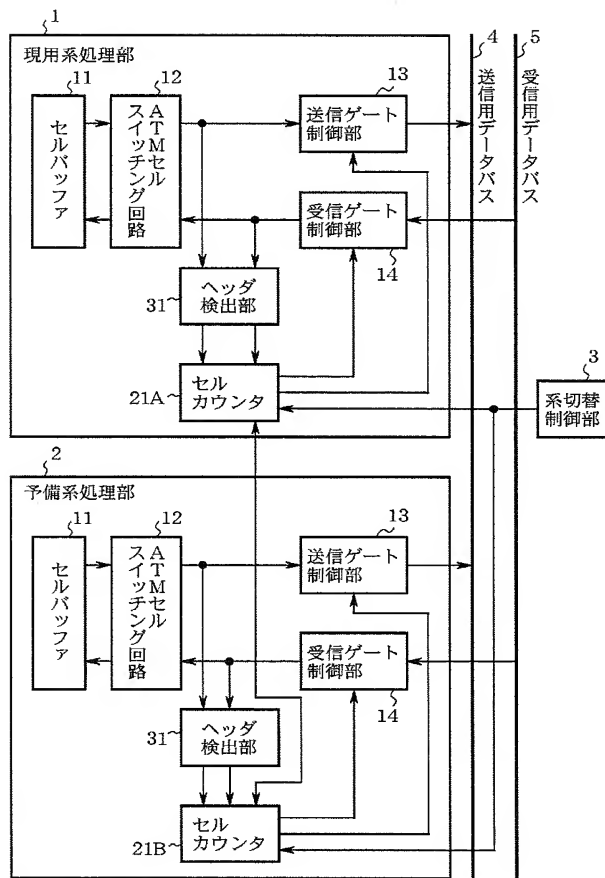
【図 2】



【図 5】



【図 3】



【図 4】

